

Lei de Criação n° 11.646, de 10 de julho de 2001.

Parecer CEED de Autorização n° 139/2014

**PRÓ-REITORIA DE ENSINO – PROENS**

**DEPARTAMENTO DE INGRESSO, CONTROLE E REGISTRO ACADÊMICO – DECOR**

**PLANO DE ENSINO**

| Unidade: Guaíba | Curso: Engenharia de Computação | | |
| --- | --- | --- | --- |
| **Componente Curricular:** Técnicas Digitais | | | |
| **Professor:** Adriane Parraga | | | **Ano Letivo/Semestre:** 2014/2 |
| **Carga Horária:** 60 horas (72 horas/aula) | | **Créditos:** 4 | **Horário:** quartas e sextas 13h30min -15h10min |

| Ementa: |
| --- |
| Revisão de aritmética binária inteira e real. Álgebra booleana e portas lógicas. Circuitos integrados. Minimização com portas lógicas. Lógica combinacional. Lógica sequencial síncrona. Registradores e contadores. Memória e lógica programável. Circuitos integrados digitais. Laboratórios experimentais. |

| Objetivo(s): |
| --- |
| Analisar, projetar e implementar circuitos combinacionais e máquinas seqüenciais. Apresentar os princípios básicos da eletrônica. |

| ***Cronograma/Conteúdo Programático:*** | | |
| --- | --- | --- |
| Data | Nº da Aula | Assunto |
| 06/ago | 1 | Apresentação da disciplina. Álgebra das Variáveis Lógicas. Variáveis e Funções. A notação 0 e 1. Sistemas de numeração binário, decimal e hexadecimal. |
| 08/ago | 2 | Teoremas da Álgebra de Boole. Teorema de De Morgan. Funções AND, OR, XOR, NOT, NOR e NAND. Tabelas Verdade. Simplificação de funções lógicas. Funções Lógicas. Produto de somas e Soma de produtos. Mintermos e Maxtermos |
| 13/ago | 3 | Mapas de Karnaugh. |
| 15/ago | 4 | Simplificação de funções lógicas. |
| 20/ago | 5 | Circuitos Combinacionais Básicos. |
| 22/ago | 6 | Famílias de circuitos lógicos. |
| 27/ago | 7 | Decodificadores e Codificadores. |
| 29/ago | 8 | Multiplexadores e Demultiplexadores. |
| 03/set | 9 | Multiplexadores e Demultiplexadores |
| 05/set | 10 | Exercícios e dúvidas para a Prova. |
| 10/set | 11 | **Avaliação P1 (prova)** |
| 12/set | 12 | Flip-Flops, Registradores e Contadores. Exercícios |
| 17/set | 13 | Diagrama de tempos. Flip-Flop JK. JK gatilhado pela borda. Flip-Flop tipo D. |
| 19/set | 14 | Transferência entre registradores. Registrador de deslocamento. Contadores. |
| 24/set | 15 | Siepex - Atividades EAD |
| 26/set | 16 | Siepex – Atividades EAD |
| 01/out | 17 | Contadores em Anel, Anel Torcido e outros contadores síncronos. |
| 03/out | 18 | Contadores síncronos de módulo arbitrário |
| 08/out | 19 | Contadores assíncronos |
| 10/out | 20 | Contadores assíncronos |
| 15/out | 21 | Exercícios |
| 17/out | 22 | **Avaliação P2 (prova)** |
| 22/out | 23 | Aritmética. Representação de números com sinal. |
| 24/out | 24 | Representação em complemento de dois. Representação em complemento de um. |
| 29/out | 25 | Soma de números binários. Somadores série |
| 31/out | 26 | Arquitetura computacional. |
| 05/nov | 27 | Somadores paralelos. Unidade Lógica e Aritmética. |
| 07/nov | 28 | Unidade Lógica e Aritmética. Soma em BCD |
| 12/nov | 29 | Unidade Lógica e Aritmética. Soma em BCD |
| 14/nov | 30 | Ferramenta computacional: software de simulação e análise de circuitos eletrônicos |
| 19/nov | 31 | Ferramenta computacional: software de simulação e análise de circuitos eletrônicos |
| 21/nov | 32 | Exercícios e dúvidas para a Prova. |
| 26/nov | **33** | **Avaliação P3 (prova)** |
| 28/nov | 34 | Dúvidas para a Prova. |
| 03/dez | 35 | **Exame** |
| 05/dez | 36 | **Divulgação dos resultados** |

| Metodologia do Ensino: |
| --- |
| As aulas serão apresentadas com auxílio de quadro e recursos audiovisuais. Exercícios serão feitos em aula para fixar e analisar os conteúdos vistos em aula. Aulas de laboratório usarão o software de simulação a ser definido. |

| Critérios de Avaliação: |
| --- |
| Serão realizadas três provas individuais, P1, P2 e P3, abrangendo, cumulativamente, os conteúdos desenvolvidos nas aulas. Trabalhos, T, serão atribuídos ao longo do semestre e será avaliado para compor a nota. A nota final, NF, será calculada da seguinte forma: NF=(P1+P2+P3+T)/4. Será atribuído um conceito de acordo com a seguinte tabela para a Nota final:  9,0 < A <= 10,0  7,5 < B <= 9,0  6,0 < C <= 7,5  0,0 < D < 6,0  E = falta de freqüência < 75%  **Nota Mínima:** Cada prova terá nota mínima de 4,0. Caso o aluno não tenha nota mínima em umas das provas, deverá obrigatoriamente fazer exame para substituir esta nota.  **Prova de Exame:** O aluno é considerado recuperável e, portanto, apto a realizar uma avaliação final, se a média das notas finais (NF) estiver no intervalo: 4,0 < = NF < 6,0  A nota final será considerada, para fins de conceito final, a média da nota obtida na prova de exame com a média final das notas (NF). O conteúdo da prova de exame será todo o conteúdo visto ao longo do semestre. |

| Referências Bibliográficas Básicas (Leituras Obrigatórias): |
| --- |
| TOCCI, Ronald J. Sistemas Digitais. Rio de Janeiro: Prentice Hall do Brasil, 2012.  UYEMURA, John P. Sistemas Digitais: uma abordagem integrada. São Paulo: Pioneira Thomson Learning, 2002.  ERCEGOVAC, Milos; LANG, Tomás; MORENO, Jaime H. Introdução aos Sistemas Digitais. Porto Alegre: Bookman, 2000 |

| Referências Bibliográficas Complementares: |
| --- |
| LOURENÇO, Antonio Carlos de; CRUZ, Eduardo César Alves; FERREIRA, Sabrina Rodrigo; CHOURI Jr., Salomão. Circuitos Digitais. São Paulo: Érica, 1996.  CAMILO, Daniel; YABU-UTI, João Batista T.; YANO, Yuzo. Circuitos Lógicos. São Paulo: Livraria Ciência e Tecnologia, 1984.  TINDER, Richard F. Engineering Digital Design. 2.ed. San Diego: Academic Press, 2000.  MANO, M. Morris. Digital Design. 3th ed. Upper Saddle River: Prentice Hall, 2002.  BROWN, Stephen; VRANESIC, Zvonko. Fundamentals of Digital Logic With VHDL Design. New York: Mc graw Hill, 2000.  GAJSKI, Daniel D. Principles of Digital Design. Upper Saddle River: Prentice Hall, 1997 |